

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-205047

(43)Date of publication of application : 30.07.1999

(51)Int.Cl. H03F 3/08  
 H04B 10/28  
 H04B 10/26  
 H04B 10/14  
 H04B 10/04  
 H04B 10/06

(21)Application number : 10-005009

(71)Applicant : NEC CORP

(22)Date of filing : 13.01.1998

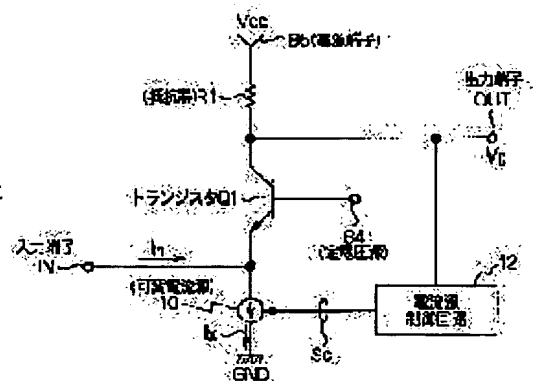
(72)Inventor : KOMATSU HIROKAZU

## (54) TRANSIMPEDANCE AMPLIFIER FOR OPTICAL RECEIVER

## (57)Abstract:

PROBLEM TO BE SOLVED: To facilitate the expansion of an input dynamic range and the gaining of high transimpedance.

SOLUTION: This amplifier is provided with a base-grounded transistor Q1, a variable current source 10 connected to the emitter of the transistor Q1, a resistor for loading R1 connected to the collector of the transistor Q1, a constant voltage source 84 connected to the base of the transistor Q1, an input terminal IN connected to the emitter of the transistor Q1, an output terminal OUT connected to the collector of the transistor Q1, and a current control circuit 12 provided between the terminal OUT and the source 10. The source 10 is provided with a function for varying a current value  $I_x$  by a control signal  $Sc$ . The circuit 12 outputs the control signal  $Sc$  for varying the current value  $I_x$ , depending on an output voltage  $V_o$  of the terminal OUT.



## LEGAL STATUS

[Date of request for examination] 13.01.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3116884

[Date of registration] 06.10.2000

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

BEST AVAILABLE COPY

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

91122945 附件 3

第 91122945 号  
初審引証附件 (三)

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-205047

(43) 公開日 平成11年(1999) 7月30日

(51) Int.Cl. <sup>8</sup>	識別記号	FI
H 0 3 F 3/08		H 0 3 F 3/08
H 0 4 B 10/28		H 0 4 B 9/00
10/26		Y
10/14		
10/04		

審査請求 有 請求項の数 6 OL (全 7 頁) 最終頁に続く

(21) 出願番号 特願平10-5009

(22) 出願日 平成10年(1998) 1月13日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 小松 弘和

東京都港区芝五丁目7番1号 日本電気株式会社内

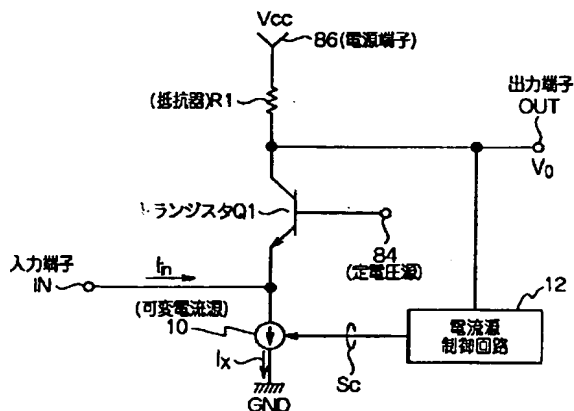
(74) 代理人 弁理士 高橋 勇

(54) 【発明の名称】 光受信器用トランスインピーダンスアンプ

(57) 【要約】

【課題】 入力ダイナミックレンジの拡大及び高トランスインピーダンス利得化を容易にする。

【解決手段】 本発明のトランスインピーダンスアンプは、ベース接地されたトランジスタQ1と、トランジスタQ1のエミッタに接続された可変電流源10と、トランジスタQ1のコレクタに接続された負荷用の抵抗器R1と、トランジスタQ1のベースに接続された定電圧源84と、トランジスタQ1のエミッタに接続された入力端子INと、トランジスタQ1のコレクタに接続された出力端子OUTと、出力端子OUTと可変電流源10との間に設けられた電流源制御回路12とを備えている。そして、可変電流源10は、制御信号Scによってその電流値Ixを変えられる機能を有している。電流源制御回路12は、出力端子OUTの出力電圧Voに応じて電流値Ixを変えるための制御信号Scを出力する。



BEST AVAILABLE COPY

## 【特許請求の範囲】

【請求項1】 ベース接地された第一のトランジスタと、このトランジスタのエミッタに接続された可変電流源と、前記トランジスタのコレクタに接続された負荷用の第一の抵抗器と、この抵抗器を介して前記トランジスタのコレクタに接続された電源端子と、前記トランジスタのベースに接続された定電圧源と、前記トランジスタのエミッタに接続された入力端子と、前記トランジスタのコレクタに接続された出力端子と、この出力端子と前記可変電流源との間に設けられるとともに当該出力端子の出力電圧に応じて当該可変電流源の電流値を変える電流源制御回路と、を備えたことを特徴とする光受信器用トランスインピーダンスアンプ。

【請求項2】 前記電流源制御回路は、一定値以下の前記出力電圧に対しては前記電流値を一定に保持し、当該一定値以上の前記出力電圧に対しては当該出力電圧の増加に対応させて前記電流値を増加させる、請求項1記載の光受信器用トランスインピーダンスアンプ。

【請求項3】 前記可変電流源が第二のトランジスタと第二の抵抗器とからなり、前記電流源制御回路が第三のトランジスタと第三の抵抗器とからなり、前記第二のトランジスタは、コレクタが前記入力端子に接続され、エミッタが接地され、コレクタ・エミッタ間に前記第二の抵抗器が接続され、前記第三のトランジスタは、ベースが前記第一のトランジスタのコレクタに接続され、コレクタが前記電源端子に接続され、エミッタが前記第三の抵抗器を介して接地されるときともに前記第二のトランジスタのベースに接続された、

請求項1又は2記載の光受信器用トランスインピーダンスアンプ。

【請求項4】 前記可変電流源が第二のトランジスタと第二の抵抗器とからなり、前記電流源制御回路が第三のトランジスタと第三の抵抗器と第四の抵抗器とからなり、

前記第二のトランジスタは、コレクタが前記入力端子に接続され、エミッタが接地され、コレクタ・エミッタ間に前記第二の抵抗器が接続され、

前記第三のトランジスタは、ベースが前記第一のトランジスタのコレクタに接続され、コレクタが前記電源端子に接続され、エミッタが前記第四の抵抗器に接続され、前記第四の抵抗器は前記第三の抵抗器を介して接地され、前記第四の抵抗器と前記第三の抵抗器との接続点が前記第二のトランジスタのベースに接続された、

請求項1又は2記載の光受信器用トランスインピーダンスアンプ。

【請求項5】 請求項1、2、3又は4記載の光受信器用トランスインピーダンスアンプに対し、前記定電圧源が除去されるときともに、第四のトランジスタと第五の抵抗器とが付設され、

前記第四のトランジスタは、コレクタが前記第五の抵抗器を介して前記電源端子に接続されるときともに前記第一のトランジスタのベースに接続され、エミッタが接地され、ベースが前記入力端子に接続された、光受信器用トランスインピーダンスアンプ。

【請求項6】 前記トランジスタは、前記ベースに代わるゲート、前記コレクタに代わるソース、及び前記エミッタに代わるドレインを有するものである、請求項1、2、3、4又は5記載の光受信器用トランスインピーダンスアンプ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、光受信器に用いられるプリアンプに関し、詳しくは、受光素子で変換された電流信号を電圧信号に変換するための光受信器用トランスインピーダンスアンプ（以下、単に「トランスインピーダンスアンプ」という。）に関する。

【0002】

【従来の技術】トランスインピーダンスアンプは、光受信器にプリアンプとして用いられ、受光素子で変換された電流信号を電圧信号に変換するものである。光受信器は、様々な伝送距離に対応できること、及び大容量化に対応できることが望まれる。そのため、トランスインピーダンスアンプの特性として、微小信号を受信するための低ノイズ、等化振幅を得るための高利得、及び大容量化のための広帯域が要求される。更に、低消費電力化、小型化、低コスト化及び高速動作化を実現するためには、集積回路化が必須である。これに加え、低電圧駆動及び高利得化に伴って生ずる飽和及び波形劣化を防止するための、利得可変機能や大入力保護機能の実現も必要となる。

【0003】また、トランスインピーダンスアンプでは、トランジスタの寄生容量の他に受光素子などの入力寄生容量も帯域劣化の要因となるため、広帯域化のためには入力寄生容量の影響を小さくしなければならない。

【0004】図9は、トランスインピーダンスアンプの第一従来例を示す回路図である。以下、この図面に基づき説明する。

【0005】本従来例のトランスインピーダンスアンプは、並列帰還型と呼ばれ、最も多く用いられている。このトランスインピーダンスアンプは、アンプ80と、アンプ80に並列接続された帰還用の抵抗器 $R_f$ とから構成されている。トランスインピーダンス利得は抵抗器 $R_f$ の抵抗値で決まり、高域遮断周波数は抵抗器 $R_f$ の抵抗値及び入力寄生容量に反比例する関係にある。そのため、高利得化と広帯域化との両立は困難である。また入力寄生容量の影響も大きい。

【0006】図10は、トランスインピーダンスアンプの第二従来例を示す回路図である。以下、この図面に基づき説明する。

【0007】本従来例のトランスインピーダンスアンプは、ベース接地型と呼ばれ、ベース接地されたトランジスタQ1、トランジスタQ1のコレクタに接続された負荷用の抵抗器R1、トランジスタQ1のエミッタに接続された定電流源82、トランジスタQ1のベースに接続された定電圧源84等によって構成されている。トランスインピーダンス利得は、負荷用の抵抗器R1の抵抗値で決まる。また、ベース接地ゆえに、低入力インピーダンス化が容易であるため、入力寄生容量の影響を受けにくい。高域遮断周波数は、抵抗器R1の抵抗値及びトランジスタの寄生容量に反比例する関係にある。そのため、寄生容量の小さい高性能トランジスタを用いた場合は、並列帰還型と比較して、高利得化と広帯域化との両立に有利である。

【0008】

【発明が解決しようとする課題】しかしながら、ベース接地型のトランスインピーダンスアンプでは、次のような問題があった。

【0009】飽和防止のために入力ダイナミックレンジを大きくするには、定電流源82が入力端子INに接続されているため、定電流源82の定電流値を最大入力電流以上に設定する必要がある。しかし、定電流値を大きくすることは、消費電力の増大等を招くので限界がある。したがって、大入力時における入力範囲の拡大が困難である。

【0010】高利得化のために抵抗器R1の抵抗値を大きくした場合、電源端子86とトランジスタQ1のコレクタとの間の電圧降下が大きくなるので、トランジスタQ1が飽和しやすくなる。このトランジスタQ1の飽和を防止するためには、電源電圧Vccを高くする必要がある。しかし、電源電圧Vccを高くすることは、低電圧駆動等の技術動向に逆行するものであり、實際上ほとんど不可能である。したがって、高トランスインピーダンス利得化が困難である。

【0011】

【発明の目的】そこで、本発明の目的は、広帯域化及び高利得化に適しているベース接地型のトランスインピーダンスアンプにおいて、入力ダイナミックレンジの拡大及び高トランスインピーダンス利得化を容易にしたトランスインピーダンスアンプを提供することにある。

【0012】

【課題を解決するための手段】本発明に係る光受信器用トランスインピーダンスアンプは、ベース接地された第一のトランジスタと、このトランジスタのエミッタに接続された可変電流源と、前記トランジスタのコレクタに接続された負荷用の第一の抵抗器と、この抵抗器を介して前記トランジスタのコレクタに接続された電源端子と、前記トランジスタのベースに接続された定電圧源と、前記トランジスタのエミッタに接続された入力端子と、前記トランジスタのコレクタに接続された出力端子

と、この出力端子と前記可変電流源との間に設けられるとともに当該出力端子の出力電圧に応じて当該可変電流源の電流値を変える電流源制御回路と、を備えたものである。このトランジスタは、バイポーラトランジスタであるが、NPN型でもPNP型でもどちらでもよい。また、バイポーラトランジスタの代わりにFET（電界効果トランジスタ）を用いてもよいが、この場合は、エミッタ、コレクタ及びベースをそれぞれドレイン、ソース及びゲートに置き換えるものとする。FETを用いた場合も、nチャネル型でもpチャネル型でもどちらでもよい。

【0013】例えば、前記電流源制御回路は、一定値以下の前記出力電圧に対しては前記電流値を一定に保持し、当該一定値以上の前記出力電圧に対しては当該出力電圧の増加に対応させて前記電流値を増加させるものである。

【0014】

【発明の実施の形態】図1は、本発明に係るトランスインピーダンスアンプの一実施形態を示す回路図である。以下、この図面に基づき説明する。ただし、図10と同一部分は同一符号を付すことにより重複説明を省略する。

【0015】本実施形態のトランスインピーダンスアンプは、ベース接地されたトランジスタQ1と、トランジスタQ1のエミッタに接続された可変電流源10と、トランジスタQ1のコレクタに接続された負荷用の抵抗器R1と、トランジスタQ1のベースに接続された定電圧源84と、トランジスタQ1のエミッタに接続された入力端子INと、トランジスタQ1のコレクタに接続された出力端子OUTと、出力端子OUTと可変電流源10との間に設けられた電流源制御回路12とを備えている。そして、可変電流源10は、制御信号Scによってその電流値Ixを変えられる機能を有している。電流源制御回路12は、出力端子OUTの出力電圧Voに応じて電流値Ixを変えるための制御信号Scを出力する。

【0016】出力端子OUTから可変電流源10への帰還ループに、電流源制御回路12が設けられている。電流源制御回路12及び可変電流源10は、大入力保護機能を実現している。大入力保護機能は、図2に示すような入出力伝達特性を持ち、出力電圧Voが上昇してV1に達すると、電流値Ixが増加し始める。すると、図3の実線部のように、出力電圧Voの上昇が抑制される。この結果、本実施形態のトランスインピーダンスアンプは、小入力時には高利得で動作し、大入力時も動作が可能であるため、高利得化及び広ダイナミックレンジ化が達成される。

【0017】また、図3に示した利得可変機能の電流-電圧の伝達特性は、バイポーラトランジスタ又はFET一つとレベルシフト回路や抵抗分圧回路等で容易に実現できるため、高速制御に適している。

【0018】

【第一実施例】図4は、本発明に係るトランスインピーダンスアンプの第一実施例を示す回路図である。以下、この図面に基づき説明する。ただし、図1と同一部分は同一符号を付すことにより重複説明を省略する。

【0019】入力端子INには、トランジスタQ1のエミッタと可変電流源10とが接続されている。トランジスタQ1のコレクタは、出力端子OUTと、抵抗器R1を介し電源端子86とに接続されている。出力端子OUTには電流源制御回路12が接続され、電流源制御回路12と可変電流源10とで大入力保護機能を実現している。

【0020】可変電流源10は、抵抗器R2とトランジスタQ2とで構成されている。抵抗器R2は、入力端子INとグラウンドGNDとの間に接続されている。トランジスタQ2は、コレクタが入力端子IN、エミッタがグラウンドGNDにそれぞれ接続される。電流源制御回路12は、トランジスタQ3と抵抗器R3とで構成されている。トランジスタQ3は、コレクタが電源端子86、ベースが出力端子OUT、エミッタが抵抗器R3を介しグラウンドGNDにそれぞれ接続され、エミッタフォロワ回路を構成している。また、トランジスタQ3のエミッタはトランジスタQ2のベースに接続されている。

【0021】次に、図2乃至図4に基づき、本実施例のトランスインピーダンスアンプの動作を説明する。

【0022】入力電流を $I_{in}$ 、可変電流源10の電流値

$$V_o = \{ 1 / (1 + g_m \cdot R_1) \} (I_{in} \cdot R_1 + V_{cc} - I_{BQ} \cdot R_1 + g_m \cdot R_1 \cdot V_1) \quad \text{⑥}$$

となる。したがって、本実施例のトランスインピーダンスアンプは、出力振幅を抑圧するような図3に示した入出力伝達特性をもつため、非線型トランスインピーダンスアンプとして働く。

【0025】以上説明した動作における、入力電流、可変電流源の電流値、及び出力電圧の信号波形を図5に示す。

【0026】

【第二実施例】図6に、本発明に係るトランスインピーダンスアンプの第二実施例の回路図を示す。以下、この図面に基づき説明する。ただし、図4と同一部分は同一符号を付すことにより重複説明を省略する。

【0027】本実施例は、第一実施例（図4）で用いたバイポーラトランジスタQ1～Q3をFETQ11～Q13に置き換えたものである。本実施例のトランスインピーダンスアンプも第一実施例と同様の効果が得られる。

【0028】

【第三実施例】図7に、本発明に係るトランスインピーダンスアンプの第三実施例の回路図を示す。以下、この図面に基づき説明する。ただし、図4と同一部分は同一

を $I_x$ 、電源電圧を $V_{cc}$ 、出力電圧を $V_o$ 、抵抗器R1の抵抗値を $R_1$ 、トランジスタQ2のコレクタ電流を $I_c$ とすると、

$$V_o = V_{cc} - I_c \cdot R_1 \quad \text{①}$$

$$I_{in} + I_c = I_x \quad \text{②}$$

となる。これより、入出力伝達特性は以下になる。

$$V_o = I_{in} \cdot R_1 + V_{cc} - I_x \cdot R_1 \quad \text{③}$$

【0023】トランジスタQ2のベース電位が低くトランジスタQ2がオフ状態にあり、可変電流源10の電流値が $I_x = I_{BQ}$ （一定）となる小入力時は、

$$V_o = I_{in} \cdot R_1 + V_{cc} - I_{BQ} \cdot R_1 \quad \text{④}$$

となり、トランスインピーダンス利得 $R_1$ で動作し、入力電流 $I_{in}$ の上昇とともに出力電圧 $V_o$ も線形に上昇する。また、トランジスタQ3のベース-エミッタ間電圧 $V_{BE1}$ は一定であるため、トランジスタQ2のベース電圧 $V_x$ も入力電流 $I_{in}$ とともに上昇する。

【0024】入力電流 $I_{in}$ が $I_1$ に増大し、出力電圧 $V_o$ が $V_1$ となると、トランジスタQ2のベース電位が高くなってトランジスタQ2がオン状態になる。すると、可変電流源10の電流値が増加するようになる。この領域での動作において、大入力保護機能の入出力伝達特性は、簡略化のため $V_o > V_1$ かつ相互コンダクタンス $g_m$ 一定とすると、

$$I_x = g_m (V_o - V_1) + I_{BQ} \quad \text{⑤}$$

となる。そのため、 $V_o > V_1$ での入出力伝達特性は、式③と式⑤とから、

30 符号を付すことにより重複説明を省略する。

【0029】本実施例は、電流源制御回路22の構成が第一実施例と異なる。電流源制御回路22では、トランジスタQ3のエミッタと抵抗器R3との間に、抵抗器R4が接続されている。したがって、可変電流源10のベース電圧 $V_x$ を抵抗器R3、R4によって調整することができる。これにより、大入力保護機能が動作し始める電圧 $V_1$ を設定することができるため、出力振幅を自由に設定できる。本実施例においても、第一実施例と同様の効果が得られるとともに、出力振幅が自由に設定できるので次段回路との接続が容易になる。

【0030】

【第四実施例】図8に、本発明に係るトランスインピーダンスアンプの第四実施例の回路図を示す。以下、この図面に基づき説明する。ただし、図4と同一部分は同一符号を付すことにより重複説明を省略する。

【0031】本実施例では、トランジスタQ4と抵抗器R5とからなるエミッタ接地回路を付設することにより、入力インピーダンスの低減を図っている。トランジスタQ4は、ベースが入力端子IN、コレクタがトランジスタQ1のベースにそれぞれ接続され、エミッタが接

地されている。抵抗器R5は、トランジスタQ4のコレクタと電源端子86との間に接続されている。この構成により、入力インピーダンスが低減するので入力寄生容量の影響が小さくなり、広帯域化が可能となる。大入力保護機能は、第一実施例と同様の動作をするため、第一実施例の効果に加えて広帯域化が可能になるという効果を奏する。なお、電流源制御回路32のトランジスタQ5は、コレクタとベースが短絡されており、第三実施例における抵抗器R4に代わるものである。

#### 【0032】

【発明の効果】本発明に係るトランスインピーダンスアンプによれば、次の効果を奏する。

【0033】第1の効果は、大入力時における入力範囲を拡大できることである。その理由は、可変電流源及び電流源制御回路からなる大入力保護機能が大入力時に動作することにより、入力電流が増加しても可変電流源の電流値が入力電流に追従して増加するため、大入力時にも波形を出力することができるためである。

【0034】第2の効果は、高トランスインピーダンス利得化が可能なことである。その理由は、可変電流源の電流値は最大入力電流に依らないので、小さい値に設定することができるため、トランスインピーダンス利得を決める負荷抵抗を大きくすることができるからである。

【0035】第3の効果は、大入力保護機能が高速に引き込むため、バースト信号が受信可能となることである。その理由は、可変電流源の電流値は出力電圧に追従して制御されるため、入力電流のビット毎の変動に対しても追従が可能であるためである。更に、大入力保護機能はレベルシフト回路とトランジスタ一つで実現できるため、回路遅延の影響が少ない高速制御が可能となるためである。

【0036】第4の効果は、低電圧駆動が可能なことである。その理由は、ベース接地トランジスタ回路及び可変電流源のどちらもトランジスタを1つしか必要としな

いので、出力電圧振幅も大入力保護機能で小振幅に設定でき、そのため2V以下の超低電圧でも動作が可能であるからである。

#### 【図面の簡単な説明】

【図1】本発明に係るトランスインピーダンスアンプの一実施形態を示す回路図である。

【図2】図1のトランスインピーダンスアンプにおける大入力保護機能の入出力伝達特性を示すグラフである。

【図3】図1のトランスインピーダンスアンプにおける入出力伝達特性を示すグラフである。

【図4】本発明のトランスインピーダンスアンプの第一実施例を示す回路図である。

【図5】図4のトランスインピーダンスアンプの動作を示すタイムチャートである。

【図6】本発明のトランスインピーダンスアンプの第二実施例を示す回路図である。

【図7】本発明のトランスインピーダンスアンプの第三実施例を示す回路図である。

【図8】本発明のトランスインピーダンスアンプの第四実施例を示す回路図である。

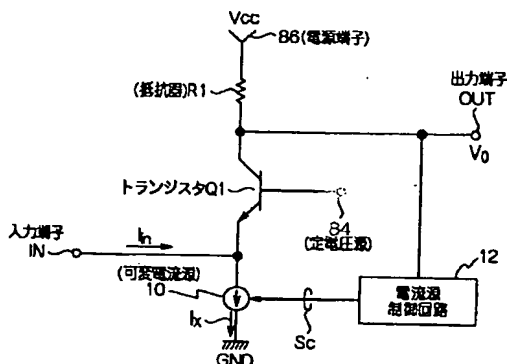
【図9】トランスインピーダンスアンプの第一従来例を示す回路図である。

【図10】トランスインピーダンスアンプの第二従来例を示す回路図である。

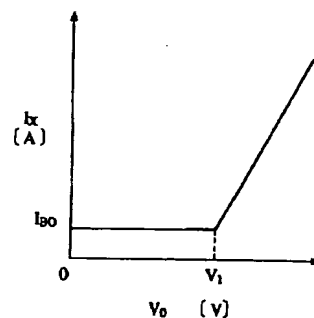
#### 【符号の説明】

10 可変電流源  
12, 22, 32 電流源制御回路  
84 定電圧源  
86 電源端子  
Q1~Q5, Q11~Q13 トランジスタ  
R1~R5 抵抗器  
IN 入力端子  
OUT 出力端子

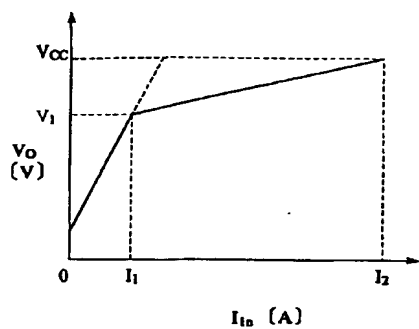
【図1】



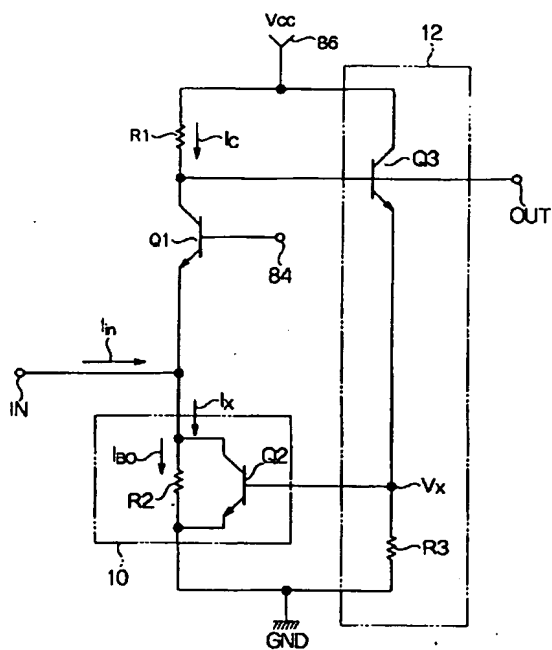
【図2】



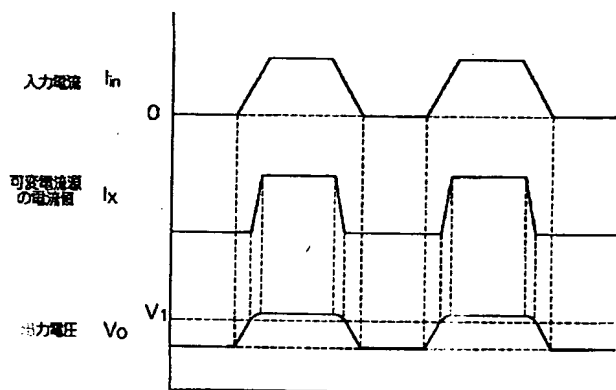
【図3】



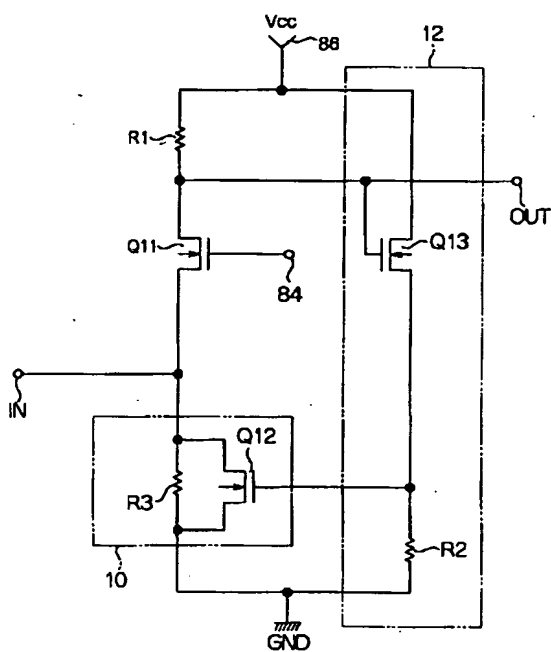
【図4】



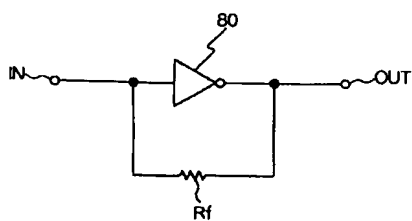
【図5】



【図6】

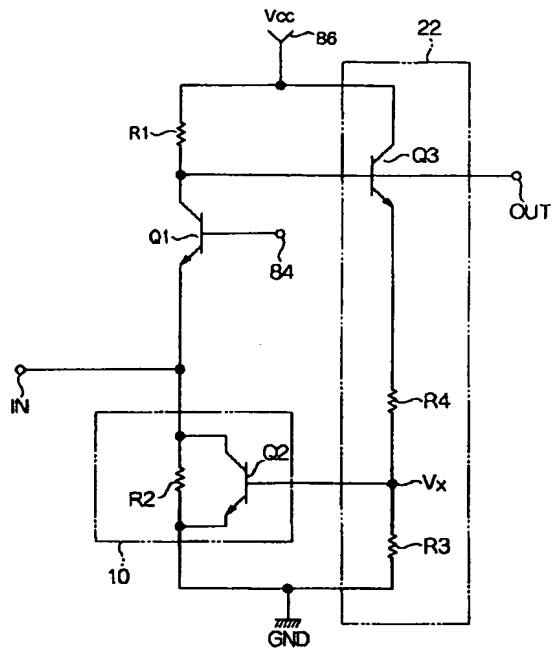


【図9】

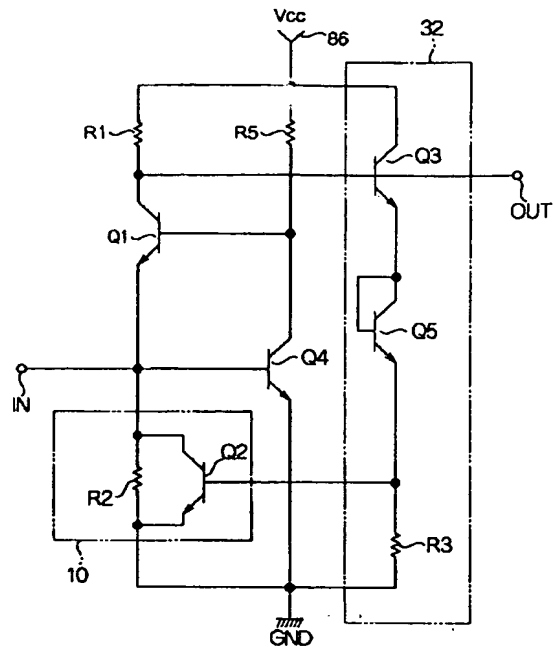




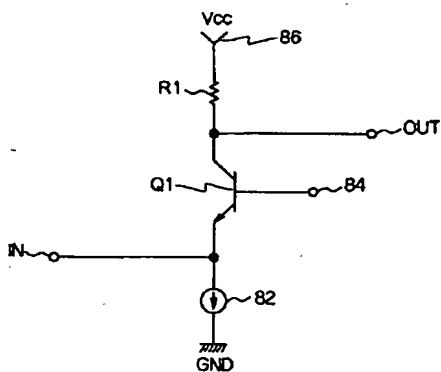
【図7】



【図8】



【図10】



フロントページの続き

(51)Int. Cl.<sup>6</sup>

H04B 10/06

識別記号

F I

BEST AVAILABLE COPY